

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
12. Dezember 2002 (12.12.2002)

PCT

(10) Internationale Veröffentlichungsnummer
WO 02/100055 A1

- (51) Internationale Patentklassifikation⁷: H04L 25/03, 1/00 (72) Erfinder; und
(75) Erfinder/Anmelder (nur für US): BECKER, Burkhard [DE/DE]; Kolomanstr. 8, 85737 Ismaning (DE).
- (21) Internationales Aktenzeichen: PCT/DE02/02063 (74) Anwalt: LANGE, Thomas; Dingolfinger Strasse 6, 81673 München (DE).
- (22) Internationales Anmeldedatum: 6. Juni 2002 (06.06.2002) (81) Bestimmungsstaaten (national): CN, JP, US.
- (25) Einreichungssprache: Deutsch (84) Bestimmungsstaaten (regional): europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität: 101 27 348.7 6. Juni 2001 (06.06.2001) DE
- Veröffentlicht:
— mit internationalem Recherchenbericht
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Str. 53, 81669 München (DE).
Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(54) Title: METHOD AND CIRCUIT ARRANGEMENT FOR TRANSMITTING DATA BETWEEN A PROCESSOR AND A HARDWARE ARITHMETIC-LOGIC UNIT

(54) Bezeichnung: VERFAHREN UND SCHALTUNGSANORDNUNG ZUR ÜBERTRAGUNG VON DATEN ZWISCHEN EINEM PROZESSOR UND EINEM HARDWARE-RECHENWERK

(57) Abstract: The invention relates to a method for transmitting data of several data types between a digital processor and a hardware arithmetic-logic unit, to which at least one table memory is allocated. According to the method, a table-memory base address, which is dependent on the data type of the data to be transmitted, is first selected. Then, read and/or write access to the table memory is obtained, the address of the table memory that is used for the read/write access being calculated for each access operation according to an arithmetic calculation rule, starting from the selected base address.

(57) Zusammenfassung: Bei einem Verfahren zur Übertragung von Daten mehrerer Datentypen zwischen einem digitalen Prozessor und einem Hardware-Rechenwerk, welchem wenigstens ein Tabellenspeicher zugeordnet ist, wird zunächst eine Basisadresse des Tabellenspeichers, welche abhängig von dem Datentyp der zu übertragenden Daten ist, ausgewählt. Danach erfolgt ein Lese- und/oder Schreibzugriff auf den Tabellenspeicher, indem ausgehend von der ausgewählten Basisadresse die für den Lese-/Schreibzugriff verwendete Adresse des Tabellenspeichers bei jedem Zugriff nach einer arithmetischen Rechenvorschrift berechnet wird.

WO 02/100055 A1